

## PATENT ABSTRACTS OF JAPAN

(11)Publication number : 06-180332

(43)Date of publication of application : 28.06.1994

(51)Int.Cl.

G01R 19/00

H02H 3/087

H03K 17/08

(21)Application number : 04-332586

(71)Applicant : NEC KANSAI LTD

(22)Date of filing : 14.12.1992

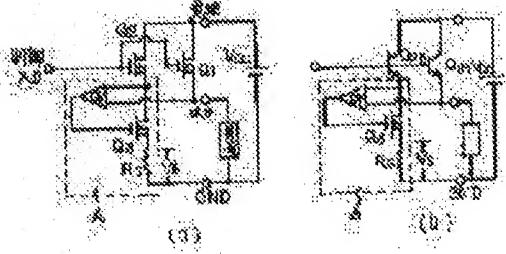
(72)Inventor : NOSE TADASHI

## (54) CURRENT DETECTION CIRCUIT

## (57)Abstract:

PURPOSE: To detect the electric current flowing to an output transistor with high accuracy.

CONSTITUTION: The title circuit is constituted in such a way that a current detecting transistor Q2 which is resemble to an output transistor Q1 and has a current driving ability which is  $1/N$  of that of the transistor Q1 is provided and an active load A which generates an electric current following the voltage drop of the transistor Q2 so that the voltage drop of the transistor Q1 can become equal to that of the transistor Q2 is connected to the transistor Q2 as the load of the transistor Q2. In addition, the electric current which is  $1/N$  of the electric current flowing to the transistor Q1 can be detected with high accuracy and a current detecting voltage proportional to the current can be obtained by means of a current detecting resistor.



## LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

(19) 日本国特許庁 (JP)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平6-180332

(43) 公開日 平成6年(1994)6月28日

(51) Int. C 1.3 識別記号 特許出願番号  
G 01 R 19/00 D 9061-5 G  
H 02 H 3/087  
H 03 K 17/08 B 9184-5 J

F I

技術表示箇所

審査請求 未請求 請求項の数3

(全4頁)

(21) 出願番号 特願平4-332586

(71) 出願人 000156950

関西日本電氣株式会社

滋賀県大津市晴嵐2丁目9番1号

(22) 出願日 平成4年(1992)12月14日

(72) 発明者 能勢 忠司

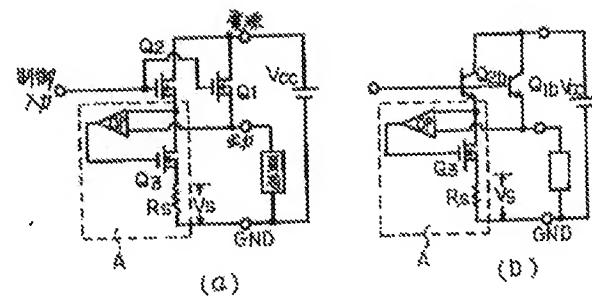
滋賀県大津市晴嵐2丁目9番1号関西日本電氣株式会社内

(54) 【発明の名称】電流検出回路

(57) 【要約】

【目的】 出力トランジスタに流れる電流を高精度で検出する。

【効果】 出力トランジスタQ1と相似な電流駆動能力が $1/N$ の電流検出用トランジスタQ2を設け、電流生検出用トランジスタQ2の負荷として出力トランジスタQ1の電圧降下と電流検出用トランジスタのQ2電圧降下が等しくなるように追従する電流を発生する能動負荷Aを接続し、出力トランジスタQ1に流れる電流の $1/N$ の電流を高精度で取り出し、電流検出用抵抗にて電流に比例した電流検出電圧を得る構成とした。



## 【特許請求の範囲】

【請求項1】主電流を出力する第1のトランジスタと小さいがそれに特性相似な電流検出用の第2のトランジスタを有し、前記両トランジスタは制御電極（ゲートまたはベース）が共通接続され、ドレイン（またはコレクタ）かソース（またはエミッタ）かの一方が共通接続されて電源の一方に接続され、前記第1のトランジスタの他方は負荷を介して電源の他方に接続され、前記第2のトランジスタの他方は能動負荷を介して電源の他方に接続されてなり、前記能動負荷は前記第2のトランジスタの他方の電位を前記第1のトランジスタの他方の電位と等しくするものであることを特徴とする電流検出回路。

【請求項2】前記能動負荷が電流出力用の第3のトランジスタと電源がわに配置した電流検出用抵抗との直列回路である請求項1の電流検出回路。

【請求項3】能動負荷の電流出力用第3のトランジスタとミラー接続する相似な第4のトランジスタを設け、第4のトランジスタの出力端子に能動負荷出力電流検出用抵抗を挿入した請求項1に記載の電流検出回路。

## 【発明の詳細な説明】

## 【0001】

【産業上の利用分野】大電流を流す電力用トランジスタの負荷電流の検出方法に関する。

## 【0002】

【従来の技術】従来のこの種の検出回路は、図5(a), (b)に示す通り主電流（出力電流  $I_o$  のほとんど）を出力するトランジスタ  $Q_1$  (または  $Q_{1b}$ ) と、それにドレイン（またはコレクタ）および制御電極（ゲートまたはベース）が共通接続され、前記トランジスタ  $Q_1$  (または  $Q_{1b}$ ) と特性相似な小さい電流検出用トランジスタ  $Q_2$  (または  $Q_{2b}$ ) とで構成され、ドレイン（またはコレクタ）は出力端子に接続され、制御電極（ゲートまたはベース）は制御入力端子に接続され、トランジスタ  $Q_2$  のソース（またはトランジスタ  $Q_{2b}$  のエミッタ）とトランジスタ  $Q_1$  のドレイン（またはトランジスタ  $Q_{1b}$  のエミッタ）の間に電流検出用抵抗  $R_s$  が接続され、トランジスタ  $Q_1$  のソース（またはトランジスタ  $Q_{1b}$  のエミッタ）は GND に接続されていた。

【0003】この動作は電流検出用抵抗  $R_s$  が小さい時、トランジスタ  $Q_1$  とトランジスタ  $Q_2$  (またはトランジスタ  $Q_{1b}$  とトランジスタ  $Q_{2b}$ ) はカレントミラー動作となり、出力端に流れる電流  $I_o$  はトランジスタ  $Q_1$  (または  $Q_{1b}$ )、トランジスタ  $Q_2$  (または  $Q_{2b}$ ) の相対比を  $N:1$  とするとトランジスタ  $Q_2$  (または  $Q_{2b}$ ) には、 $I_o / (N+1)$  の電流が流れる。ここで  $N$  が 1 に比べて非常に大きいときは、 $I_o / N$  となる。

【0004】電流検出用抵抗  $R_s$  の両端には検出電圧 ( $V_s$ )

$$V_s = I_o \cdot 1 / N \cdot R_s$$

が得されることになる。

## 【0005】

【発明が解決しようとする課題】図5の従来例によると電流検出用トランジスタ  $Q_2$  (または  $Q_{2b}$ ) に流れる電流は  $R_s = 0$  の時に出力電流  $I_o$  に比例することになり、検出電圧  $V_s$  を大きくしたい場合  $R_s$  は実用的な値をとることになり、比例関係が崩れ、検出精度が悪いという欠点を有していた。

【0006】これはトランジスタ  $Q_2$  のゲート・ソース電位またはトランジスタ  $Q_{2b}$  のベース・エミッタ間電位が電流検出電圧  $V_s$  分低くなるためである。

## 【0007】

【課題を解決するための手段】この発明ではトランジスタ  $Q_1$  (または  $Q_{1b}$ ) と  $Q_2$  (または  $Q_{2b}$ ) の動作条件、すなわちゲート・ソース間（またはベース・エミッタ間）電圧およびドレイン・ソース間（またはコレクタ・エミッタ間）電圧が等しくなるよう作用する能動負荷をトランジスタ  $Q_2$  (または  $Q_{2b}$ ) の負荷とし、能動負荷の出力電流が出力電流に比例する構成とし、その電流を電流検出抵抗に流し電流検出電圧を得る構成とした。

## 【0008】

【作用】上記構成によるとトランジスタ  $Q_1$  (または  $Q_{1b}$ ) とトランジスタ  $Q_2$  (または  $Q_{2b}$ ) の相対比  $1/N$  のほぼ完全に比例した大きな検出電圧を電流検出用抵抗両端に発生できる。

## 【0009】

【実施例】図1(a)に第1の実施例を示す。  $Q_1$  は主電流出力用NチャンネルMOSトランジスタ、 $Q_2$  は電流検出用NチャンネルMOSトランジスタであり、相対比は  $N:1$  に設定されている。ドレインは共通接続され電源端子に、ゲートは共通接続され制御入力端子に、トランジスタ  $Q_1$  のソースは出力端に接続され、外部で GND との間に負荷が接続されている。トランジスタ  $Q_2$  のソースには能動負荷  $A$  の電流を出力するNチャンネルのMOSトランジスタ  $Q_3$  のドレインが接続され、トランジスタ  $Q_3$  のソースは電流検出用抵抗  $R_s$  を介し GND に接続されている。

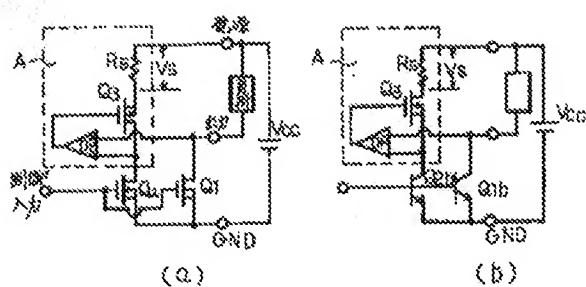
【0010】トランジスタ  $Q_3$  のゲートは演算増幅器OPの出力が接続され、演算増幅器OPの+入力端はトランジスタ  $Q_2$  のソース、-入力端はトランジスタ  $Q_1$  のソースに接続されている。

【0011】本構成によれば、外部負荷による負荷電流  $I_1$  が変化し、トランジスタ  $Q_1$  のドレイン・ソース間電圧変化しても、トランジスタ  $Q_1$  と  $Q_2$  のソース電位が常に等しくなるように演算増幅器OPはトランジスタ  $Q_3$  のゲートを制御するので、トランジスタ  $Q_1$ 、 $Q_2$  は理想に近いカレントミラー動作をし、トランジスタ  $Q_2$  に  $I_o / N$  なる電流を流すことができる。従って電流

50



【図3】



【図4】

